

SISTEM ZA TESTIRANJE UREĐAJA RELEJNE ZAŠTITE U ELEKTRODISTRIBUCIJI

Milan Nikolić, Valjko Malbaša, *Fakultet tehničkih nauka, Institut za elektroenergetiku, elektroniku i telekomunikacije, Novi Sad*, Mladen Kezunović, *Department of Electrical Engineering, Texas A&M University, USA*, Tomo Popović, *Test Laboratories Inc., College Station, TX, USA*

Sadržaj - U radu je prikazan sistem za testiranje uređaja relejne zaštite u elektroenergetskim sistemima. Posebno je opisan upravljačko-akvizicioni sistem baziran na računaru klase PC. Ispitivanje se bazira na hardverskoj simulaciji struja i napona sa programiranim nepravilnostima i merenju odziva uređaja za relejnu zaštitu. Talasni oblici simuliranih struja i napona dobijeni su snimanjem realnih situacija na mreži ili izračunavanjem na osnovu matematičkog modela mreže. Vrednosti struja i napona zadaju se u digitalnom obliku sa 16 bita po odmerku, uz brzinu odmeravanja do 40 k odbiraka u sekundi. Merenje odziva relejne zaštite vrši se istom brzinom odmeravanja, a dobijeni podaci se softverski obrađuju radi dobijanja informacija o načinu rada, performansi i pouzdanosti uređaja za relejnu zaštitu. Sistem može da se koristi za istovremeno ispitivanje do tri uređaja relejne zaštite.

1. UVOD

Nove generacije uređaja relejne zaštite zasnovani su na primeni mikroprocesora koji analiziraju prelazne pojave u mreži i na osnovu rezultata analize preduzimaju odgovarajuće zaštitne akcije. Postupak nabavke zaštitnih releja je složen zato što zbog složenosti nije jednostavno oceniti njihov kvalitet i performansu. Iz istog razloga složeno je testiranje i ocena stanja releja koji se nalaze u eksploataciji.

Simulatori elektroenergetskih sistema, videti [1-5], efikasno se koriste u testiranju i oceni performanse zaštitnih releja, [6-8]. U opštem slučaju, simulator se sastoji od

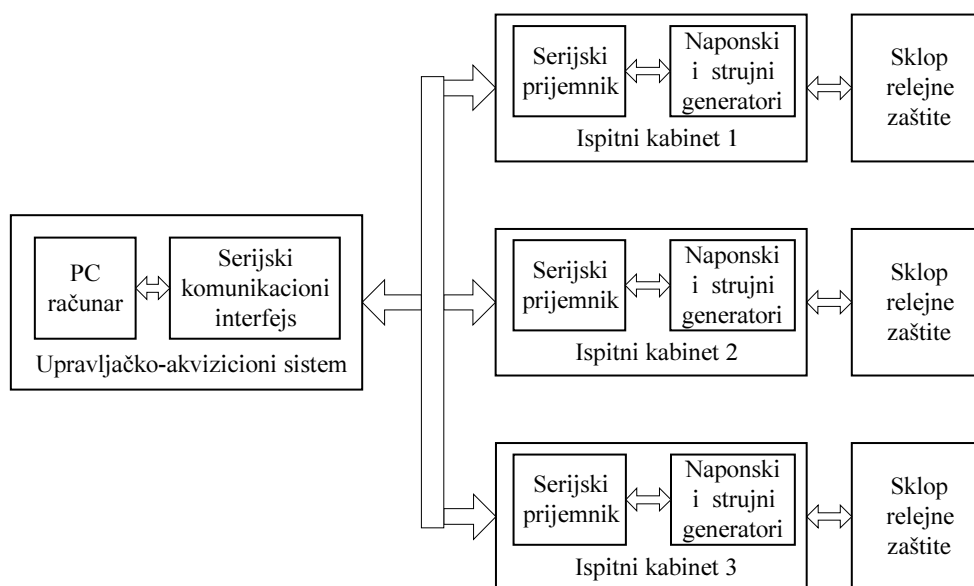
digitalnog računara koji generišu talasne oblike struja i napona koji simuliraju poremećaje u mreži. Ove struje i naponi se pojačavaju i dovode na ulaze zaštitnih releja i istovremeno nadgleda odziv releja. Analiziranjem talasnih oblika pobude i odziva releja u realnom vremenu dobija se ocena stanja i performanse zaštitnog releja.

Na Fakultetu tehničkih nauka u Novom Sadu je za potrebe američke firme Test Laboratories Inc., College Station, USA, razvijen upravljačko-akvizicioni interfejs kao deo digitalnog simulatora za testiranje zaštitnih releja. U ovom radu prikazan je digitalni simulator, zasnovan na primeni računara klase PC, pri čemu je posebna pažnja posvećena upravljačko-akvizicionom delu sistema.

2. PRINCIP RADA

Sistem za testiranje uređaja relejne zaštite, slika 1, sastoji se iz upravljačko-akvizicionog dela baziranog na računaru klase PC i jednog ili više ispitnih kabineta. Podsistem za upravljanje i akviziciju sastoji se od personalnog računara (PC), kartice za brzu serijsku komunikaciju i softverske podrške. Hardver ispitnog kabineta sastoji se iz komunikacione jedinice, hardverskog simulatora struja i napona i akvizicionog bloka za snimanje odziva relejne zaštite.

Zavisno od tipa sklopa za relejnu zaštitu, ispitni kabinet može da simulira tri struje i tri napona ili četiri struje i četiri napona. Pored struja i napona, ispitni kabinet generiše i digitalnu 14-bitnu reč, koja se koristi za dodatno upravljanje



Slika 1: Sistem za testiranje relejne zaštite

sklopom relejne zaštite. Akvizicioni blok ispitnog kabineta snima stanje do 16 digitalnih izlaza sklopa relejne zaštite.

Ispitni oblici struja i napona generišu se na jedan od dva načina. Ako je poznat matematički model elektrodistributivne mreže, onda se za neki zadati poremećaj mogu izračunati talasni oblici struja i napona u mreži. Sa druge strane, mogu se koristiti podaci o naponima i strujama koji su zabeleženi u realnoj mreži u toku nekog poremećaja.

U toku rada, nakon postavke svakog odmerka struja, napona i digitalne upravljačke reči, vrši se snimanje i pamćenje stanja izlaza releja.

Komunikaciona kartica na strani PC-a vrši sinhroni dvosmerni prenos sa brzinom odmeravanja od 500 do 40 k odbiraka u sekundi. Za svaki odmerak šalje se paket čija veličina zavisi od toga da li se koristi simulacija tri ili četiri struje i napona. Nakon svakog poslatog odmerka dobija se povratna informacija u vidu jedne 16-bitne reči, koja opisuje trenutno stanje sklopa relejne zaštite.

3. ISPITNI KABINET

Ispitni kabinet je hardverska jedinica sastavljena iz digitalnog i analognog dela, kao što je prikazano na slici 2. Digitalni deo se sastoji od ulaznog 160-bitnog i izlaznog 16-bitnog pomeračkog registra, upravljačke logike sa takt generatorom, kao i digitalnih ulaza i izlaza. Pomerački registri i kontrolna logika čine komunikacioni blok ispitnog kabineta. Od 160 bita ulaznog registra koriste se 128 ili svih 160, zavisno da li se radi sa tri ili četiri struje i napona. Preko ulaznog pomeračkog registra postavlja se stanje digitalnih izlaza za upravljanje relejima, dok se izlazni pomerački registar koristi za prenos stanja releja prihvaćenog preko bloka digitalnih ulaza.

Jedna povorka od 160 (ili 128) bita sadrži i 16-bitnu

izlazni pomerački registar, čime se vrši slanje povratne 16-bitne reči stanja releja

Analogni deo je sastavljen od 16-bitnih D/A konvertora i odgovarajućih strujnih i naponskih pojačavača, koji obezbeđuju simulaciju realnog stanja elektroenergetskog sistema.

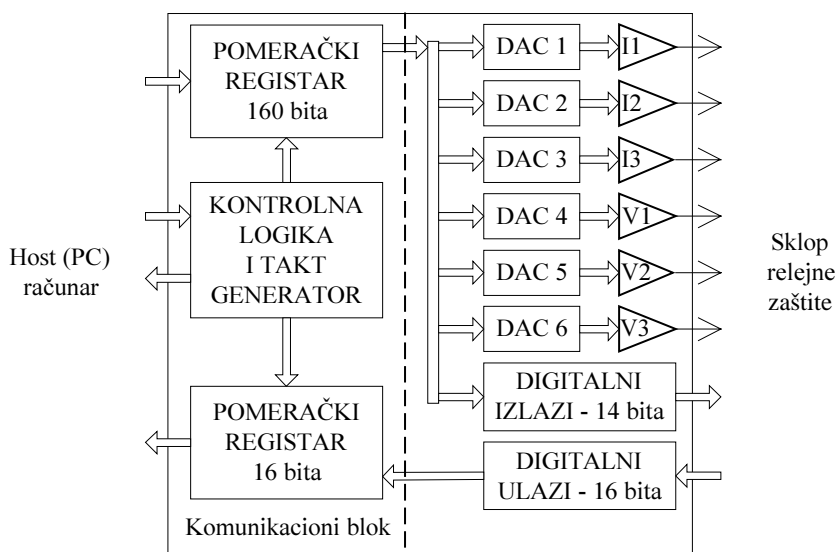
4. UPRAVLJAČKO-AKVIZICIONI SISTEM

Upravljačko-akvizicioni sistem čine PC, serijski komunikacioni interfejs i odgovarajući softver. Imajući u vidu potrebne brzine odmeravanja, brzina podataka u predaji se kreće od 64 kbita u sekundi (za 128-bitni paket, 500 odbiraka u sekundi) do 6.4 M bita u sekundi (za 160-bitni paket, 40 k odmeraka u sekundi). Kako se nakon svakog poslatog odmerka dobija povratna informacija u vidu jedne 16-bitne reči, ukupan protok informacija iznosi maksimalno 7.04 M bita u sekundi, tj. 880 k bajta u sekundi. Iz ovoga se može videti da je za rad sa sva tri ispitna kabineta potreban maksimalni protok od 2.64 M bajta u sekundi. Imajući u vidu da je komunikacija kontinualna, jasno je da moguće brzine odmeravanja zavise od brzine PC-a (takt procesora, brzina hard-diska, veličina raspoložive memorije), broja priključenih ispitnih kabineta i načina realizacije komunikacione kartice.

Softver upravljačko-akvizicionog sistema

Softverski deo sistema sastoji se iz glavnog programa, dijagnostičkog bloka i odgovarajućih drajvera. Svrha drajvera je veza aplikativnog softvera sa operativnim sistemom (tekuća verzija sistema predviđena je za rad sa operativnim sistemima Windows NT i Windows 2000).

Glavni program omogućava korisniku zadavanje različitih talasnih oblika struja i napona koji se koriste za



Slika 2: Blok šema ispitnog kabineta za tri struje i tri napona

sinhornizacionu reč, koja obezbeđuje da se promena na svim izlazima izvrši istovremeno. Kontrolna logika i takt generator, nakon svakog primljenog paketa od 160 (128) bita, aktiviraju

ispitivanje relejne zaštite. Ovi talasni oblici su najčešće sinusni, uz ubačene nepravilnosti na osnovu koji se ispituju strujni i naponski pragovi, vremena reagovanja i drugi potrebni parametri relejne zaštite. Kako se talasni oblici

sintetizuju digitalno, sem sinusnih moguće je zadavanje najrazličitijih oblika, zavisno od potreba ispitivanja.

Nakon definisanja talasnih oblika, program generiše na disku fajl koji sadrži potrebne vrednosti odmeraka. Dužina fajla zavisi od brzine odmeravanja i zadatog vremena trajanja merenja. Ovako pripremljen fajl se u kontinuitetu šalje preko serijskog komunikacionog interfejsa u jedan ili više ispitnih kabineta, a povratne informacije sa ovih kabineta se snimaju u fajl koji opisuje reagovanje relejnje zaštite.

Svakom poslatom odmerku odgovara jedna primljena 16-bitna reč (po jednom ispitnom kabinetu), tako da je moguće napraviti tačnu korelaciju između talasnih oblika i stanja relejne zaštite, a time i precizno odrediti sva potrebna vremena.

Obrada primljenih podataka vrši se tek kada je kompletna komunikacija završena, tj. kada je fajl talasnih oblika poslat, a fajl stanja relejne zaštite u odgovarajućoj veličini snimljen na disk. Post-obrada primljenih podataka obuhvata grafički prikaz, merenje i registrovanje svih neophodnih događaja, izradu potrebnih izveštaja, a moguća je i konverzija podataka u formate pogodne za obradu različitim vrstama programa.

Dijagnostički softverski blok ima više funkcija i sastavljen je iz nekoliko elemenata. Jedan deo dijagnostike je sadržan u okviru drajvera i čini dijagnostiku na najnižem nivou. Drugi deo je sadržan u okviru glavnog programa i ima za svrhu dinamičko dijagnosticiranje, koje podrazumeva praćenje ispravnosti komunikacije i stanja komunikacione kartice, kao i testiranje mogućnosti PC računara, tj. merenje maksimalne brzine odmeravanja za dati broj ispitnih kabineta. Treći deo dijagnostičkog softverskog bloka je samostalan program, predviđen za testiranje kompletnog sistema u fazi izrade i koristi se u toku proizvodnje i servisiranja mernog sistema.

Serijski komunikacioni interfejs

Serijski komunikacioni interfejs realizovan je u obliku standardne 16-bitne ISA kartice za PC, čija je blok šema prikazana na slici 3. Elementi ovog sklopa su podeljeni u tri grupe, kontrolna logika, predajnik i prijemnik. Upravljanje karticom se vrši preko registara vidljivih kroz I/O polje PC računara. Prenos podataka između računara i kartice je uvek 16-bitni, dok se registrima pristupa pretežno 8-bitno.

Hardver kartice obezbeđuje samostalno generisanje svih kontrolnih reči i paketa, tako da fajlovi sadrže samo vrednosti odmeraka talasnih oblika u predaji i stanja relejne zaštite u prijemu. Upravljačka logika prati ispravnost predaje

i prijema i detektuje postojanje grešaka u komunikaciji. Sve otkrivene greške prijavljuju se softverskom drajveru i dalje obrađuju na višim nivoima softverske podrške.

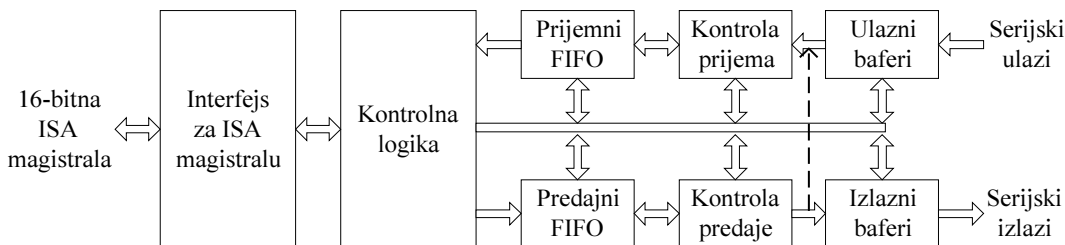
U okviru dijagnostike na najnižem nivou, upis u registre proverava se naknadnim čitanjem sadržaja registara i upoređenjem sa upisanom vrednošću. Kod nekih registara nije predviđen neposredni pristup, pa se provera sadržaja vrši indirektnim postupkom. Na primer, sadržaj registra FIFO memorije, koji određuje granicu kada je memorija puna, proverava se tako što se memorija puni reč po reč i detektuje signal napunjenosti memorije. U trenutku aktiviranja ovog signala, broj upisanih reči u FIFO memoriju mora da se poklapa sa sadržajem registra.

Dotadna mogućnost, veoma važna za dijagnostiku, je rad u interno zatvorenoj petlji (takozvani "Loop-Back" režim rada). Ovaj način rada je prikazan isprekidanom linijom na slici 3, a omogućava rad bez priključenih ispitnih kabineta, tako što se u prijemnik direktno vraća jedna (izabrana) 16-bitna reč iz celog izlaznog paketa od 160 (128) bita. Ovim je omogućeno ispitivanje maksimalnog realnog protoka informacija bez stvarnog rada sa ispitnim kabinetima. Takođe, ovaj način rada se koristio u toku razvoja a može da se efikasno koristi kod servisiranja sistema za testiranje relejne zaštite.

Na slici 3 se vidi da i predajni i prijemni deo koriste FIFO memorije, koje služe za kao baferi za prilagođenje brzine između kontinualne serijske komunikacije i blok načina transfera prema memoriji ili hard disku PC-a.

Kontrolna logika kartice omogućava PC-u tri načina pristupa FIFO memorijama: preko 16-bitnog I/O polja (osnovni način), prenos kroz memorijsko polje i DMA način rada. Prenos može da se vrši u programskoj petlji testiranjem registara ili korišćenjem prekida. Kako je maksimalna brzina prenosa 2.64 M bajta, tj. 1.32 M reči u sekundi, jasno je da se ova brzina ne može postići prenosom kroz I/O polje računara, a ako se uzmu u obzir dodatni zahtevi operativnog sistema, tada je i prenos kroz memorijsko polje teško ostvarljiv. Ovo je očigledno ograničenje realizacije u formi ISA kartice.

U toku rada, interna dijagnostička logika detektuje odsustvo ulaznog takta ("time-out"), prerani ili prekasni prijem povratne reči stanja relejne zaštite, prepunjavanje prijemne i potpuno pražnjenje predajne FIFO memorije, kao i regularan završetak komunikacije. Svi ovi događaji su vidljivi kroz odgovarajuće registre, koji se mogu čitati u petlji ili u toku obrade prekida (ako se prekid koristi).



Slika 3: Blok-šema komunikacione kartice

5. ZAKLJUČAK

Prikazani sistem omogućava, sa jedne strane, merenje performanse i time izbor uređaja relejne zaštite, a sa druge strane efikasno testiranje relejne zaštite koja se nalazi u eksploataciji u elektroenergetskom sistemu. Realizovani sistem oslanja se na komercijalni personalni računar, koji korisniku omogućava izbor ispitnih oblika struja i napona i prikupljanje i arhiviranje odziva testiranog uređaja relejne zaštite. Ekspertni softverski sistem analizira dobijene podatke i pomaže korisniku u oceni stanja i performanse relejne zaštite. Sistem omogućava istovremeno testiranje do tri uređaja relejne zaštite, pri čemu je brzina generisanja odbiraka napona i struja do 40 k odbiraka u sekundi.

6. LITERATURA

- [1] P. Muller, "Network Model as a Testing Device for Protection Systems Able to Simulate Various Types of Operating and Fault Conditions", 1980. *CIGRE Sesion*, Paper No. 34-02, Paris, France, August 1980.
- [2] R.E. Ray, H.J. Li. "A Computer-Directed Model Power System", *Western Protective Relaying Conferance*, Spokane, Washington, October 1986.
- [3] R. Joetten, "A New Real-Time Simulator For Power System Studies", *IEEE Trans on Power Apparatus and Systems*, Vol. PPAS104, No. 9, pp 2604-2611, 1985.
- [4] G. Nimmersjo, et. al., "A Digitally-Controlled, Real-Time, Analog Power-System Simulator for Closed-Loop Protective Relaying Testing", *IEEE Trans on Power Delivery*, Vol. 3, No 1, pp 138-152, 1988.
- [5] G. F. Alexander, et. al., "Analog vs. Digital Modeling of Power System", *Western Protective Relaying Conference*, Spokane, Washington, October 1989.

[6] P.G. McLaren, et.al., "A Real Time Digital Simulator for Testing Relays", *IEEE Trans on Power Delivery*, Vol. 7, No.1 pp.207-213, 1992.

[7] M.Kezunović, Y.Q. Xia, Y. Guo, C.W. Fromen, D.R. Sevcik, An Advanced Method for Testing of Distance Relay Operating Characteristics, *IEEE Transactions on Power Delivery*, Vol.11, No.1, January 1996.

[8] M.Kezunović, B.Kaszteny, Design, Optimization and Performance Evaluation of the Relaying Algorithms, Relays and Protective Systems Using Advanced Testing Tools, *IEEE Transactions on Power Delivery*, Vol.15, No.4, October 2000.

Abstract – A PC based system for testing of protective relays in power distribution systems is presented with the details of data replay and data capturing subsystems. The testing is based on the hardware simulation of currents and voltages with programmed disturbances while capturing the states of relay contacts. The current and voltage waveforms are either based on the mathematical model of the distribution network or captured during the disturbances on the real network. The 16-bit digital samples of voltages and currents are generated at a rate of up to 40 k samples per second. The states of the relay contacts are captured with the same data rate. The captured data is processed to give the information on the condition, performance and reliability of the relay under the test. The system supports the simultaneous testing of up to three protective relays.

A SYSTEM FOR TESTING OF PROTECTIVE RELAYS

Milan Nikolić, Veljko Malbaša, Mladen Kezunović,
and Tomo Popović